

НАЦІОНАЛЬНИЙ АВІАЦІЙНИЙ УНІВЕРСИТЕТ  
Інститут заочного та дистанційного навчання

ЗАТВЕРДЖУЮ

Проректор з навчальної роботи

\_\_\_\_\_ А.Полухін  
" \_\_\_\_ " \_\_\_\_\_ 2013р.



Система менеджменту якості

**РОБОЧА НАВЧАЛЬНА ПРОГРАМА**  
(додаток)

**навчальної дисципліни**  
**"Архітектура комп'ютерів"**  
(за кредитно-модульною системою)

Галузь знань: 0501 "Інформатика та обчислювальна техніка"  
Напрямок підготовки: 6.050102 "Комп'ютерна інженерія "

Курс – 2,3

Семестр – 3,4,5,6

Лекції – 16 (2;6;8;-)

Диференційований залік – 4, 5 семестр

Лабораторні заняття – 20 (-;6;6;8)

Екзамен – 6 семестр

Самостійна робота – 306 (20;90;98;98)

Усього (годин /кредитів ECTS) – 342/9,5

Контрольні роботи – 4,5 семестр

Курсовий проект – 6 семестр

Індекс РБ-12-6.050102-1/12-3.1.3

**СМЯ НАУ РНП ІЗДН 09.01.04-01-2013**



Система менеджменту якості.  
Робоча навчальна програма  
навчальної дисципліни  
" Архітектура комп'ютерів"

Шифр  
документа

СМЯ НАУ  
РНП ІЗДН  
09.01.04 – 01 – 2013

Стор. 2 із 13

Робоча навчальна програма дисципліни «Архітектура комп'ютерів» розроблена на основі робочого навчального плану № РБ-12-6.050102-1/12-3.1.3 підготовки фахівців освітньо-кваліфікаційного рівня "Бакалавр" за напрямом 6.050102 «Комп'ютерна інженерія», навчальної програми цієї дисципліни, індекс НП-6.050102-1/3.1.3, затвердженої ректором, робочої навчальної програми цієї дисципліни денної форми навчання індекс РБП-6.050102-1/3.1.3, затвердженої проректором з навчальної роботи 14.02.2012, «Тимчасового Положення про організацію навчального процесу за кредитно-модульною системою (в умовах педагогічного експерименту)» та «Тимчасового Положення про рейтингову систему оцінювання», затверджених наказом ректора від 15.06.2004 р. №122/од, та наказу ректора від 12.04.2005 №81/од.

Робочу навчальну програму розробив  
професор кафедри комп'ютерних  
систем та мереж \_\_\_\_\_ В.Єфимець

Робоча навчальна програма обговорена та схвалена на засіданні кафедри комп'ютерних систем та мереж, протокол № \_\_\_\_ від " \_\_\_\_ " \_\_\_\_\_ 2013 р.

Завідувач кафедри \_\_\_\_\_ І. Жуков

Робоча навчальна програма обговорена та схвалена на засіданні науково-методично-редакційної ради ІЗДН протокол № \_\_\_\_ від " \_\_\_\_ " \_\_\_\_\_ 2013р.

Голова НМРР \_\_\_\_\_ Н.Шаповал

УЗГОДЖЕНО  
Заст. директора ІЗДН " \_\_\_\_ " \_\_\_\_\_ 2013р. Н.Шаповал

Рівень документа – 3б  
Плановий термін між ревізіями – 1 рік  
**Врахований примірник №1**



## ЗМІСТ

	стор.
<b>Вступ</b> .....	4
<b>1. Зміст навчальної дисципліни</b> .....	4
1.1. Тематичний план навчальної дисципліни.....	4
1.2. Проектування дидактичного процесу з видів навчальних занять та самостійна робота студента (зміст та обсяг).....	5
<b>2. Завдання на контрольні роботи та курсовий проект</b> .....	8
2.1. Контрольні роботи.....	8
2.2. Курсовий проект.....	8
<b>3. Перелік завдань для підготовки до диференційованих заліків та екзамену.</b>	9
<b>3.1. Перелік питань на диференційовані заліки та екзамен</b> .....	9
<b>3.1.1. Перелік питань на диференційовані заліки</b> .....	9
<b>3.1.2. Перелік питань на екзамен</b> .....	10
<b>4. Навчально-методичні матеріали з дисципліни</b> .....	10
4.1 Список рекомендованих джерел.....	10
4.2 Перелік наочних та інших навчально-методичних посібників, методичних матеріалів до технічних засобів навчання.....	11
<b>Форми документів Системи менеджменту якості</b> .....	12
<b>Положення про рейтингову систему оцінювання набутих студентом знань та вмінь з навчальної дисципліни «Архітектура комп'ютерів»</b> .....	14



## ВСТУП


Однією з необхідних умов організації навчального процесу за кредитно-модульною системою є наявність робочої навчальної програми з кожної дисципліни, виконаної за модульно-рейтинговими засадами і доведеної до відома викладачів та студентів.

Рейтингова система оцінювання (PCO) є невід'ємною складовою робочої навчальної програми і передбачає визначення якості виконаної студентом усіх видів аудиторної та самостійної навчальної роботи та рівня набутих ним знань та вмінь шляхом оцінювання в балах результатів цієї роботи під час поточного, модульного та семестрового контролю, з наступним переведенням оцінки в балах у оцінки за традиційною національною шкалою та шкалою ECTS (European Credit Transfer System).

## 1. ЗМІСТ НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

### 1.1. Тематичний план навчальної дисципліни

№ пор.	Назва теми	Обсяг навчальних занять (год.)			
		Усього	Лекції	Лабораторні	СРС
1	2	3	4	5	6
<b>3 семестр</b>					
<b>Модуль №1 «Структурна організація та архітектура комп'ютера»</b>					
1.	Мета дисципліни. Основні визначення: архітектура, структурна організація комп'ютерів. Основні характеристики.	6	2	-	4
2.	Принципи програмного керування. Архітектури комп'ютерів. Области застосування, режими роботи. Класи комп'ютерів (ЕОМ)	8	-	-	8
3.	Покоління ЕОМ. Роль вітчизняних вчених у розвитку ЕОМ.	8	-	-	8
<b>Усього за 3 семестр</b>		<b>22</b>	<b>2</b>	<b>-</b>	<b>20</b>
<b>4 семестр</b>					
4.	Класи операцій. Структури даних, режими адресації, адресність команд. Командні цикли. ЕОМ найманівської архітектури.	32	4	2	26
5.	Формати чисел з плаваючою комою.	32	-	2	30
6.	Пам'ять ЕОМ: оперативна, енергонезалежна, зовнішня.	30	2	2	26
Контрольна робота №1		22	-	-	20
Диференційований залік					
<b>Усього за 4 семестр</b>		<b>102</b>	<b>6</b>	<b>6</b>	<b>90</b>
Усього за модулем №1		124	8	6	110
<b>Модуль №2 «Процесорні підсистеми»</b>					
<b>5 семестр</b>					
7.	Керуючі пристрої (автомати)	24	2	2	20
8.	Арифметика цілих чисел, з плаваючою комою. Логічні операції, спеціальна арифметика.SIMD-команди, упаковані дані. Розширення MMX, SSE.	28	4	4	20

	Система менеджменту якості. Робоча навчальна програма навчальної дисципліни " Архітектура комп'ютерів"	Шифр документа	СМЯ НАУ РНП ІЗДН 09.01.04 – 01 – 2013		
		Стор. 5 із 13			

1	2	3	4	5	6
9.	Система переривання	32	2	-	30
10.	Система вводу/виводу. Інтерфейси	20	-	-	20
Контрольна робота №2		8	-	-	8
Диференційований залік					
Усього за модулем №2		112	8	6	98
<b>Модуль №3 «Технології збільшення продуктивності ЕОМ»</b>					
<b>6 семестр</b>					
11.	Логічна організація пам'яті: рівні пам'яті, модульна пам'ять, розшарування. Кеш-пам'ять. Захист пам'яті. Віртуальна пам'ять.	9	-	2	7
12.	Суміщення операцій. Конвеєризація. Суперскалярні процесори. Конфлікти в конвеєрах. VLIW-процесори. Предикування.	9	-	2	7
13.	Технологія HT. Багатоядерні процесори.	6	-	-	6
14.	Мультипрограмний (багатозадачний) режим. Дисципліни обслуговування. Системи колективного застосування.	6	-	-	6
15.	Розвиток архітектури ЕОМ	8	-	-	8
16.	Проектування ЕОМ на ПЛІС	14	-	4	10
Екзамен					
Усього за модулем №3		52	-	8	44
<b>Модуль №4 «Спеціалізований мікрокомп'ютер»</b>					
Курсовий проект		54	-	-	54
<b>Усього за 6 семестр</b>		<b>106</b>	<b>-</b>	<b>8</b>	<b>98</b>
<b>Усього за навчальною дисципліною</b>		<b>342</b>	<b>16</b>	<b>20</b>	<b>306</b>

## 1.2. Проектування дидактичного процесу з видів навчальних занять та самостійна робота студента (зміст та обсяг)

пор.	Назва теми	Обсяг навчальних занять (год.)			Список рекомендованих джерел
		Лекції	Лаб. роб.	СРС	
1	2	3	4	5	6
<b>Модуль №1 «Структурна організація та архітектура комп'ютера»</b>					
<b>3 семестр</b>					
1	Мета та задачі дисципліни. Базові визначення: архітектура, структурна організація комп'ютерів. Основні характеристики.	2	-	1 5	(2, с. 20-21) (4, с. 27-29)
2	Принципи програмного керування. Архітектури комп'ютерів: фон Неймана, Гарвардська, Області застосування, режими роботи. Класи комп'ютерів.	-	-	10	(2, с. 24-36) (3, с.29-40)
3	Покоління ЕОМ. Роль вітчизняних та зарубіжних вчених у розвитку комп'ютерів та технологій.	-	-	4	(1, с. 23-34) (3, с. 29-39)
<b>Усього за 3 семестр</b>		<b>2</b>	<b>-</b>	<b>20</b>	



1	2	3	4	5	6
<b>4 семестр</b>					
4	Класи (групи) операцій. Базові структури даних: числа, символи, логічні дані, рядки символів. Режими адресації: пряма, безпосередня, опосередкована, індексна, реєстрова, базова, відносна, стекова і т.д. Адресність команд. Командні цикли. Структура комп'ютера найманівської архітектури. Принцип мікропрограмного керування. Мікрооперація, мікрокоманда, Мікропрограма (МП). Сумісні мікрооперації. Способи запиту МП. МП командних циклів.	4	2	3 23	(1, с. 87-116) (2, с. 60-80) (3, с. 349-360) (3, с. 365-369)
5	Формати чисел з плаваючою комою (ПК): Класичний, IBM 360/370, DEC, IEEE-754. Діапазон чисел ПК, точність представлення, інтерпретації. Приклади.	-	2	1 29	(4, с. 385-389)
6	Пам'ять. Призначення, основні характеристики, класифікації. Рівні пам'яті, методи пошуку даних. Оперативна пам'ять: статична, динамічна. Організації запам'ятовуючих елементів. «Асоціативна пам'ять». Технології статичної та динамічної пам'яті.	2	2	2 24	(1, с. 197-249) (4, с. 141-152)
7	Енергонезалежна (постійна) пам'ять. Методи програмування. Флеш-пам'ять.	-	-	13	(3, с. 168-174)
8	Зовнішня пам'ять: магнітні диски, твердотільна пам'ять. RIAD-масиви.	-	-	13	(4, с. 215-230) (1, с. 271-290)
Контрольна робота №1		-	-	8	
Диференційований залік					
<b>Усього за 4 семестр</b>		<b>6</b>	<b>6</b>	<b>90</b>	
<b>Усього за модулем №1</b>		<b>8</b>	<b>6</b>	<b>110</b>	
<b>Модуль №2 «Процесорні підсистеми»</b>					
<b>5 семестр</b>					
9	Керуючі пристрої (автомати). Принципи побудови. Розподільники сигналів. Частково-лінійний автомат – синтез. Структура керуючого автомата (КА) з програмованою логікою. Кодування МК: горизонтальне, вертикальне, змішане. Адресація МК: примусова з двома та одним адресним полем, функціональна, природна адресація. Способи збільшення продуктивності КА з програмованою логікою. Скорочення адресної частини МК (сегментація пам'яті МК)	2	4	3 17	(1, с. 293-323) (4, с. 687-710) (4, с. 715-733)



1	2	3	4	5	6
10	Арифметичні пристрої для операцій з цілими числами: додавання (віднімання), множення, ділення. Множення чисел в доповняльному коді. Алгоритм Бута. Логічні способи прискорення множення: алгоритм Лемана, одночасне множення на 2 розряди множника. Апаратне прискорення множення: множення із запам'ятовуванням переносів, одноктактне множення, модифікований алгоритм Бута. Прискорення ділення. Алгоритм TRT. Ітераційні методи ділення. Гарвардська ітерація. Ділення множенням на обернений дільник.	2	2	2 18	(1, с. 329-384)
11	Арифметичні пристрої для операцій над числами ПК (додавання, (віднімання), множення, ділення). Логічні операції, порівняння, зсуву, спеціальної арифметики. SIMD-команди. Упаковані дані. Розширення MMX, SSE.	2	-	1 19	(4, с. 393-402)
12	Система переривання. Призначення, часова діаграма, функції. Вхід в програму переривання. Пріоритетне обслуговування переривання (запитів, програм). Повернення в перервану програму. Векторна система переривання.	2	-	1 19	
13	Система вводу/виводу. Принципи організації СВВ з централізованим керуванням. Програмні канали: без переривання, з перериванням. Канал прямого доступу до пам'яті. СВВ з централізованим управлінням. Типи процесорів вводу/виводу. Організація шин інтерфейсу.	-	-	10	(4, с. 250-280) (4, с. 85-130) (1, с. 388-411)
Контрольна робота №2		-	-	8	
Диференційований залік					
Усього за модулем №2		8	6	98	
<b>Модуль №3 «Технології збільшення продуктивності комп'ютера»</b>					
<b>6 семестр</b>					
14	Логічна організація пам'яті. Рівні пам'яті. Модульна пам'ять. Інтерфейси пам'яті: однозв'язаний, багатозв'язаний (кожний з кожним). Розшарування пам'яті. Захист пам'яті: контекстний, по граничним адресам, по ключам, по привілегіям: Кеш-пам'ять. Принцип локальності, структури, відображення ОП на кеш-пам'ять. Віртуальна пам'ять із сторінковою та сегментно-сторінковою організацією.	-	2	1 6	(4, с. 307-343) (3, с. 438-449) (1, с. 249-257) (1, с. 263-270)

	Система менеджменту якості. Робоча навчальна програма навчальної дисципліни " Архітектура комп'ютерів"	Шифр документа	СМЯ НАУ РНП ІЗДН 09.01.04 – 01 – 2013	
		Стор. 8 із 13		

1	2	3	4	5	6
15	Суміщення операцій: паралелізм та конвеєризація. Командний конвеєр. Часова діаграма. Конфлікти: системні, по даним, по керуванню. Прогнозування умовних переходів. Суперскалярні процесори-структури. Спекулятивне виконання команд. Перейменування реєстрів. VLIW – процесори.	-	2	1  6	(1, с. 413-474) (1, с. 571-586) (1, с. 580-584) (3, с. 306-314)
16	Технологія НТ. Багатоядерні процесори.	-	-	6	
17	Мультипрограми (багатоцільовий) режим. Дисципліни обслуговування запитів в системах розподілення процесорного часу.	-	-	8	
18	Архітектура ЕОМ: Управління потоком управління ; управління потоком операндів; управління потоком запитів.	-	-	2	(1, с. 613-620)
19	Проектування ЕОМ на ПЛІС. Реконфігурація комп'ютерів.	-	4	2 6	(7, с. 20-30)
20	Квантові комп'ютери	-	-	2	
Екзамен		-	-	-	
Усього за модуль №3		-	8	44	
<b>Модуль №4 «Спеціалізований комп'ютер»</b>					
21	Курсовий проект	-	-	54	
Усього за 6 семестр		-	8	98	
Усього за навчальною дисципліною		16	20	306	

## 2. Завдання на контрольні роботи та курсовий проект

### 2.1. Контрольні роботи

Контрольні роботи (К) виконуються студентом в індивідуальному порядку і потребують 8 годин самостійної роботи. Результати, які отримані при цьому, використовуються в курсовому проекті. Варіанти завдань К та методичні рекомендації до них наведені у [10]. Визначення номеру варіанта здійснюється за останніми цифрами номеру залікової книжки.

Контрольна робота №1 «Архітектура гіпотетичного комп'ютера».

К №1 виконується у 4 семестрі і в ній визначаються : схема алгоритму задачі, система команд (операцій), розподіл адресного простору пам'яті, формати команд та даних і т.д.

Контрольна робота №2 «Запам'ятовуючий пристрій з довільною вибіркою» виконується у 5 семестрі. Розробляється запам'ятовуючий пристрій на основі великих інтегральних схем (ВІС) пам'яті. У К визначаються: функціональна схема модуля пам'яті; структурна схема пам'яті комп'ютера; споживана потужність модуля та пам'яті в цілому.

### 2.2. Курсовий проект

Курсовий проект (КП) виконується у 6 семестрі по індивідуальному завданню і є самостійною роботою студента з метою закріплення та поглиблення теоретичних знань та вмінь, набутих у процесі засвоєння теоретичного матеріалу дисципліни в області архітектури комп'ютерів.

Виконання КП є важливим етапом у підготовці до виконання дипломного проекту (роботи) майбутнього фахівця в області комп'ютерних систем та мереж.





Конкретна мета КП полягає у розробці спеціалізованого мікрокомп'ютера. Завдання на КП студент отримує у 5 семестрі, його виконання та захист здійснюється у 6 семестрі.

Час відведений на КП – 54 год. самостійної роботи студента.

Варіанти завдань та методичні вказівки до КП наведені в [8,9].

### **3. ПЕРЕЛІК ЗАВДАНЬ ДЛЯ ПІДГОТОВКИ ДО ДИФЕРЕНЦІЙОВАНИХ ЗАЛІКІВ ТА ЕКЗАМЕНУ**

#### **3.1. Перелік питань на диференційовані заліки та екзамен**

##### **3.1.1. Перелік питань на диференційовані заліки**

###### **4 семестр**

Залікові питання відповідають змісту модуля №1 «Структурна організація та архітектура комп'ютера»

1. Поняття архітектури та структурної організації комп'ютера.
2. Основні етапи проектування комп'ютера.
3. Принципи програмного керування.
4. Архітектура Фон-Неймана.
5. Гарвардська архітектура.
6. Основні характеристики ЕОМ.
7. Режими роботи ЕОМ.
8. Програмне забезпечення ЕОМ.
9. Класи ЕОМ.
10. Структура процесора з мінімальною системою команд.
11. Групи операцій, адресність ЕОМ.
12. Цикли команд (AO, JMP, JZ).
13. Цикли команд CALL, RET.
14. Режими адресації даних (пряма, опосередкована, регістрова і т.д.).
15. Пам'ять ЕОМ. Визначення. Характеристики.
16. Рівні пам'яті.
17. Пам'ять з довільною вибіркою.
18. Структури накопичувачів 2D, 3D, 2DM.
19. Статична та динамічна пам'ять.
20. Енергонезалежна пам'ять. Способи програмування.
21. Асоціативна та віртуальна пам'ять.
22. Зовнішня пам'ять.

###### **5 семестр**

Питання відповідають змісту модуля №2 «Процесорні підсистеми»

1. Керуючі автомати (КА). Принципи побудови.
2. Розподільники сигналів.
3. Частково-лінійний автомат. Приклад синтезу.
4. Структура КА з програмованою логікою.
5. Горизонтальне кодування МК. Приклад.
6. Вертикальне кодування МК. Приклад.
7. Змішане кодування МК. Приклад.
8. Примусова адресація МК з двома адресними полями.
9. Примусова адресація МК з одним адресним полем.
10. Функціональна адресація МК.
11. Природна адресація МК.
12. АП для додавання. Генерація ознак V,Z,P,N.



13. АП для множення. Алгоритм. Приклад.
14. Алгоритми послідовного ділення.
15. Множення чисел у доповняльному коді.
16. Логічні методи прискорення множення.
17. Апаратне прискорення множення.
18. Однотактний перемножувач.
19. Ітераційні методи ділення.
20. Додавання (віднімання) чисел з ПК. Основні етапи.
21. Множення чисел з ПК. Приклад.
22. Ділення чисел з ПК.
23. SIMD-команди.
24. Упаковані дані.

### **3.1.2.Перелік питань на екзамен.**

В екзаменаційні питання включений матеріал, що відповідає модулю №3 «Технології збільшення продуктивності комп'ютерів» і вивчаються в 6 семестрі.

1. Рівні пам'яті.
2. Модульна організація пам'яті.
3. Інтерфейси модульної пам'яті: «кожний з кожним» (багатозв'язаний), «однозв'язаний».
4. Розшарування пам'яті.
5. Захист пам'яті з граничними адресами.
6. Захист пам'яті з використанням ключів.
7. Кеш-пам'ять. Призначення, принцип локальності, організація рядка.
8. Структури «Кеш-пам'яті».
9. Захист пам'яті по привілегіям.
10. Віртуальна пам'ять із сторінковою організацією.
11. Сегментно-сторінкова пам'ять.
12. Суміщення операцій.
13. Паралелізм та конвеєризація.
14. Командний конвеєр.
15. Конфлікти в конвеєрі.
16. Прогнозування переходів в конвеєрі команд.
17. Суперскалярний процесор.
18. VLIW- процесори, предикація.
19. Технологія HT.
20. Багатоядерні процесори.
21. Мультипрограми (багатозадачний) режим.
22. Дисципліни обслуговування запитів.
23. Архітектури EOM.
24. Проектування EOM на ПЛІС.
25. Реконфігурація комп'ютерів.



## 4. НАВЧАЛЬНО-МЕТОДИЧНІ МАТЕРІАЛИ

### 4.1 Список рекомендованих джерел

#### Основні

1. Цилькер Б.Я., Орлов С.А. Организация ЭВМ и систем: Учебник для вузов. 2-е изд. – СПб.: Питер., 2006 – 668с.
2. Хамахер К., Врачешич З., Заки С. Организация ЭВМ и систем: Учебник для вузов. – СПб.: Питер, 2006. – 668с.
3. Таненбаум Э. Архитектура компьютера. 4-е изд. – СПб :Питер, 2003. – 704с.
4. Столингс В. Структурная организация и архитектура компьютерных систем. 5-е изд. :Пер. с англ. –М.: «Вильямс», 2002. - 896с.
5. Микропроцессорные системы: Учебное пособие для вузов/ Е.К. Александров, Р.Н. Грушицкий, М.С. Куприянов и др. Под общей редакцией Д.В. Пузанкова. – СПб.: Политехника, 2002 – 935с.

#### Додаткові

6. Бройдо В.Л., Ильина О.П. Архитектура ЭВМ и систем: Учебник для вузов. 2-е изд. – СПб.: Питер., 2009 – 720с.
7. Палагин А.В., Опанасенко В.Н. Реконфигурируемые вычислительные системы: Основы и приложения. – К.: Просвіта. – 2006. – 280 с.
8. ЦЕОМ. Методичні вказівки до виконання курсових проектів / Уклад.: В.М. Єфимець, І.А. Жуков та ін. – К.: НАУ, 2004. – 52с.
9. Методичні вказівки до виконання курсових проектів / Уклад. В.М.Єфимець, Є.В.Красовська. – К.:НАУ, 2003. – 24с.
10. Архітектура обчислювальних машин: Методичні рекомендації до виконання домашнього завдання (контрольної роботи) / Уклад. В.М. Єфимець, І.А. Жуков та ін. – К: НАУ, 2003. - 36с.
11. ЦЕОМ. Інтегральні мікросхеми серії КР1533. Практичний poradnik/ Уклад. В.М. Єфимець, І.А. Жуков та ін. – К: НАУ, 2003. - 36с.
12. ЦЕОМ. Великі інтегральні схеми пам'яті. Практичний poradnik/ В.М. Єфимець, І.А. Жуков та ін. – К: НАУ, 2003. - 44с.
13. Цифрові електронні обчислювальні машини. Лабораторні роботи 1,2 / Укладач В.М. Єфимець. – К.: КМУЦА, 1998. – 44с.
14. Комп'ютерна схемотехніка та архітектура комп'ютерів. Лабораторний практикум/ Укладачі В.М. Єфимець, Є.В. Красовська та ін. – К: НАУ, 2013. - 64с.

### 4.2. Перелік научних та інших навчально-методичних посібників, методичних матеріалів до ТЗН

№ пор.	Назва	Шифр тем за тематичним планом	Кількість
1	2	3	4
1.	Слайди, плакати	1.1, 1.2, 1.3, 1.4, 1.5, 1.6, 1.7, 2.1, 2.3, 2.4	11 прим.
3.	Методичні вказівки з виконання лабораторних робіт	1.1-1.4, 2.1-2.4	5 прим. з кожної лабораторної роботи та їх електронні версії
4.	Методичні вказівки з виконання контрольної роботи	2	3 прим. та електронна версія





(Ф 03.02 – 04)

### АРКУШ РЕЄСТРАЦІЇ РЕВІЗІЇ

№ пор.	Прізвище ім'я по-батькові	Дата ревізії	Підпис	Висновок щодо адекватності

(Ф 03.02 – 03)

### АРКУШ ОБЛІКУ ЗМІН

№ зміни	№ листа (сторінки)				Підпис особи, яка внесла зміну	Дата внесення зміни	Дата введення зміни
	Зміненого	Заміненого	Нового	Анульованого			

(Ф 03.02 – 32)

### УЗГОДЖЕННЯ ЗМІН

	Підпис	Ініціали, прізвище	Посада	Дата
Розробник				
Узгоджено				
Узгоджено				
Узгоджено				