

УЗГОДЖЕНО

Завідувач кафедри

І.Жуков

« _____ » _____ 2013

Перелік питань до диференційованого заліку
з дисципліни «Комп'ютерна схемотехніка»

1. Предмет дисципліни «Комп'ютерна схемотехніка»
2. Регістри. Загальна характеристика.
3. Цифро-аналогові перетворювачі.
4. Спростіть логічний вираз $F = (x_1 \vee x_1 x_2) \vee x_1 x_2$
5. Додайте два числа $A=+1011$ і $B=-0011$ в обернених кодах.
6. Логічні основи комп'ютерної схемотехніки.
7. Однофазне і пара фазне записування інформації у регістри.
8. Мінімізуйте вираз $F = 0 \vee 3 \vee 4 \vee 7 \vee 12$
9. Додайте два числа $A=+1011$ і $B=-0011$ в обернених модифікованих кодах.
10. Арифметичні основи комп'ютерної схемотехніки.
11. Зчитування інформації з виходів регістра прямим чи оберненим пара фазним кодом.
12. Спростіть логічний вираз $F = (x_1 x_2 \vee x_1 x_2) \vee x_1$
13. Додайте два числа $A=+1100$ і $B=-1000$ в доповняльних кодах.
14. Визначення елемента в комп'ютерній схемотехніці.
15. Регістри зсуву (на прикладі мікросхеми КР1533ИР13)
16. Мінімізуйте вираз $F = 1 \vee 2 \vee 3 \vee 9 \vee 10 \vee 11$
17. Додайте числа $A=+1100$ і $B=-1000$ в доповняльних модифікованих кодах.
18. Визначення функціонального вузла у комп'ютерній схемотехніці.
19. Арифметичні, логічні і циклічні зсуви.
20. Подання АЛП композицією операційного і керуючого автоматів.
21. Спростіть логічний вираз $F = (x_1 x_2 \vee x_1 x_2) \vee x_1 \vee x_2$
22. Виконайте операцію віднімання чисел $A=+1011$ і $B=+0111$ в обернених кодах.
23. Склад і функції пристроїв комп'ютера.
24. Регістри з трьома станами на виході. Особливості застосування.
25. Мови опису операційних пристроїв.
26. Спростіть логічний вираз $F = (x_1 x_2 \vee x_1 x_2) \vee x_1 \vee x_2$
27. Виконайте віднімання чисел $A=+1011$ і $B=+0111$ в обернених модифікованих кодах.
28. Синхронізація роботи комп'ютера.
29. Лічильники. Загальна характеристика.
30. Мінімізуйте вираз $F = 2 \vee 3 \vee 4 \vee 5 \vee 6 \vee 7$
31. Додайте два числа $A=+1010$ і $B=-0010$ в обернених кодах.
32. Поняття мікрооперації, мікрокоманди і мікропрограми.
33. Двійкові підсумовуючі лічильники.
34. Спростіть логічний вираз $F = (x_1 x_2 \vee x_1 x_2) \vee x_1 x_2$
35. Додайте числа $A=+1101$ і $B=-1010$ в обернених кодах.

36. Поняття терміну «сигнал» в теорії інформації.
37. Двійкові віднімальні лічильники.
38. Мікропроцесори. Загальна характеристика.
39. Мінімізуйте вираз $F = 3v4v5v6v10v11v12$
40. Додайте числа $A = +1101$ і $B = -1010$ в доповняльних кодах.
41. Потенціальні та імпульсні сигнали.
42. Двійкові реверсивні лічильники.
43. Спростіть логічний вираз $F = (x1x2v\overline{x1x2})vx1x2$
44. Додайте числа $A = +1101$ і $B = -1010$ в доповняльних модифікованих кодах.
45. Позитивне та негативне кодування двійкових аргументів потенціальними сигналами.
46. Двійково-десяткові лічильники.
47. Мінімізуйте вираз $F = 5v6v7v12v13v14$
48. Виконайте віднімання чисел $A = +1101$ і $B = +1110$ в обернених кодах.
49. Кодування двійкових аргументів імпульсними сигналами.
50. Лічильники з одиничним кодуванням.
51. Склад арифметико-логічного блоку 8-розрядного мікропроцесора.
52. Спростіть логічний вираз $F = (\overline{x1x2vx1})v\overline{x1x2}$
53. Виконайте віднімання чисел $A = +1101$ і $B = +1110$ в обернених модифікованих кодах.
54. Параметри двійкового сигналу.
55. Дешифратори. Загальна характеристика.
56. Мінімізуйте вираз $F = 3v5v7v9v11v13$
57. Додайте два числа $A = +1011$ і $B = -0011$ в обернених кодах.
58. Коефіцієнт об'єднання за входом і виходом логічного елемента.
59. Лінійні дешифратори.
60. Спростіть логічний вираз $F = (x1v\overline{x1x2})vx1x2$
61. Додайте два числа $A = +1011$ і $B = -0011$ в обернених модифікованих кодах.
62. Коефіцієнт розгалуження.
63. Прямокутні (матричні) дешифратори.
64. Мінімізуйте вираз $F = 0v3v4v7v12$
65. Додайте два числа $A = +1100$ і $B = -1000$ в доповняльних кодах.
66. Функціонально повна система логічних функцій.
67. Каскадування дешифраторів.
68. Спростіть логічний вираз $F = (x1x2v\overline{x1x2})vx1$
69. Додайте числа $A = +1100$ і $B = -1000$ в доповняльних модифікованих кодах.
70. Функціонально повна система логічних елементів.
71. Шифратори. Загальна характеристика.
72. Мінімізуйте вираз $F = 1v2v3v9v10v11$
73. Виконайте операцію віднімання чисел $A = +1011$ і $B = +0111$ в обернених кодах.
74. Технічно повна система логічних елементів.
75. Пріоритетний шифратор клавіатури.
76. Спростіть логічний вираз $F = (\overline{x1x2vx1x2})vx1vx2$
77. Виконайте віднімання чисел $A = +1011$ і $B = +0111$ в обернених модифікованих кодах.
78. Рівень і степінь інтеграції.
79. Мультиплексор. Загальна характеристика.
80. Режим переривання мікропроцесора.
81. Мінімізуйте вираз $F = 2v3v4v5v6v7$

82. Додайте два числа $A=+1010$ і $B=-0010$ в обернених кодах.
83. Схеми мультиплексора на чотири входи і один вихід.
84. Спростіть логічний вираз $F = \overline{\overline{(x_1 x_2 \vee x_1 x_2)}} \vee x_1 x_2$
85. Додайте числа $A=+1101$ і $B=-1010$ в обернених кодах.
86. Класифікація елементів комп'ютерної схемотехніки.
87. Реалізація логічних функцій мультиплексора.
88. Арифметичні команди мікропроцесора.
89. Мінімізуйте вираз $F = 3 \vee 4 \vee 5 \vee 6 \vee 10 \vee 11 \vee 12$
90. Додайте числа $A=+1101$ і $B=-1010$ в доповняльних кодах.
91. Діодний логічний елемент ЧИ.
92. Демультимплексори. Загальна характеристика.
93. Спростіть логічний вираз $F = \overline{\overline{(x_1 x_2 \vee x_1 x_2)}} \vee x_1 x_2$
94. Додайте числа $A=+1101$ і $B=-1010$ в доповняльних модифікованих кодах.
95. Діодний логічний І.
96. Схема демультимплексора на один вхід і чотири виходи.
97. Мінімізуйте вираз $F = 5 \vee 6 \vee 7 \vee 12 \vee 13 \vee 14$
98. Виконайте віднімання чисел $A=+1101$ і $B=+1110$ в обернених кодах.
99. Діодно-транзисторний елемент НЕ ЧИ.
100. Схеми порівняння (компаратори). Загальна характеристика.
101. Спростіть логічний вираз $F = \overline{\overline{(x_1 x_2 \vee x_1)}} \vee x_1 x_2$
102. Виконайте віднімання чисел $A=+1101$ і $B=+1110$ в обернених модифікованих кодах.
103. Діодно-транзисторний елемент НЕ І.
104. Схеми порівняння двійкових слів з константою.
105. Аналого-цифрові перетворювачі.
106. Мінімізуйте вираз $F = 3 \vee 5 \vee 7 \vee 9 \vee 11 \vee 13$
107. Додайте два числа $A=+1011$ і $B=-0011$ в обернених кодах.
108. Діодно-транзисторний елемент НЕ І ЧИ.
109. Схеми порівняння двійкових слів A і B на «рівність».
110. Спростіть логічний вираз $F = \overline{\overline{(x_1 \vee x_1 x_2)}} \vee x_1 x_2$
111. Додайте два числа $A=+1011$ і $B=-0011$ в обернених модифікованих кодах.
112. Транзисторно-транзисторний елемент (ТТЛ) НЕ І.
113. Схеми порівняння двійкових слів на «більше».
114. Мінімізуйте вираз $F = 0 \vee 3 \vee 4 \vee 7 \vee 12$
115. Виконайте віднімання чисел $A=+1011$ і $B=+0111$ в обернених модифікованих кодах.
116. ТТЛ – елемент з діодами Шотки (ТТЛШ).
117. Застосування схем порівняння.
118. Спростіть логічний вираз $F = \overline{\overline{\overline{(x_1 x_2 \vee x_1 x_2)}}} \vee x_1$
119. Додайте два числа $A=+1010$ і $B=-0010$ в обернених кодах.
120. Елемент ТТЛШ з трьома станами.
121. Схеми контролю парності. Загальна характеристика.
122. Мови опису операційних пристроїв.
123. Мінімізуйте вираз $F = 1 \vee 2 \vee 3 \vee 9 \vee 10 \vee 11$
124. Додайте числа $A=+1101$ і $B=-1010$ в обернених кодах.
125. Елемент ТТЛШ з відкритим колектором.

126. Синтез схеми контролю для байта.
127. Спростіть логічний вираз $F = (x_1 x_2 \vee x_1 x_2) \vee x_1 \vee x_2$
128. Додайте числа $A=+1101$ і $B=-1010$ в доповняльних кодах.
129. Транзисторний елемент НЕ ЧИ.
130. Контроль пересилок байта за непарністю.
131. Мінімізуйте вираз $F = 2 \vee 3 \vee 4 \vee 5 \vee 6 \vee 7$
132. Додайте числа $A=+1101$ і $B=-1010$ в доповняльних модифікованих кодах.
133. Асинхронний RS-тригер.
134. Перетворювач прямого коду в обернений.
135. Спростіть логічний вираз $F = (x_1 x_2 \vee x_1 x_2) \vee x_1 x_2$
136. Виконайте віднімання чисел $A=+1101$ і $B=+1110$ в обернених кодах.
137. Синхронний RS-тригер.
138. Перетворювач прямого коду в доповняльний.
139. Мінімізуйте вираз $F = 3 \vee 4 \vee 5 \vee 6 \vee 10 \vee 11 \vee 12$
140. Виконайте віднімання чисел $A=+1101$ і $B=+1110$ в обернених модифікованих кодах.
141. JK-тригер.
142. Перетворювач двійково-десяткових чисел у код 7-сегментного індикатора.
143. Структура 8-розрядного однокристального мікропроцесора.
144. Спростіть логічний вираз $F = (x_1 x_2 \vee x_1 x_2) \vee x_1 x_2$
145. Додайте два числа $A=+1100$ і $B=-1000$ в доповняльних кодах.
146. D-тригер.
147. Двійкові суматори. Загальна характеристика.
148. Мінімізуйте вираз $F = 5 \vee 6 \vee 7 \vee 12 \vee 13 \vee 14$
149. Додайте числа $A=+1100$ і $B=-1000$ в доповняльних модифікованих кодах.
150. Виконайте операцію віднімання чисел $A=+1011$ і $B=+0111$ в обернених кодах.
151. T-тригер.
152. Однорозрядні суматори.
153. Спростіть логічний вираз $F = (x_1 x_2 \vee x_1) \vee x_1 x_2$
154. Додайте два числа $A=+1011$ і $B=-0011$ в обернених кодах.
155. Двоступеневий JK-тригер.
156. Синтез схеми однорозрядного суматора на елементах НЕ І.
157. Мінімізуйте вираз $F = 3 \vee 5 \vee 7 \vee 9 \vee 11 \vee 13$
158. Додайте два числа $A=+1011$ і $B=-0011$ в обернених модифікованих кодах.
159. D-тригер з динамічним керуванням по фронту синхронізації.
160. Послідовний багаторозрядний суматор.
161. Спростіть логічний вираз $F = (x_1 \vee x_1 x_2) \vee x_1 x_2$
162. Додайте два числа $A=+1100$ і $B=-1000$ в доповняльних кодах.
163. Асинхронний RS-тригер на елементах НЕ ЧИ.
164. Паралельний багаторозрядний суматор.
165. Мінімізуйте вираз $F = 0 \vee 3 \vee 4 \vee 7 \vee 12$.
166. Додайте числа $A=+1100$ і $B=-1000$ в доповняльних модифікованих кодах.
167. Асинхронний RS-тригер на елементах НЕ І.
168. Двійково-десяткові суматори.
169. Спростіть логічний вираз $F = (x_1 x_2 \vee x_1 x_2) \vee x_1$
170. Виконайте операцію віднімання чисел $A=+1011$ і $B=+0111$ в обернених кодах.